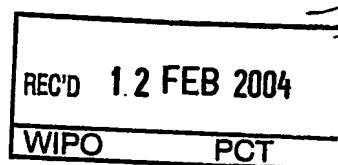


日本特許庁
JAPAN PATENT OFFICE

21.1.2004
#2

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 1月 21日

出願番号
Application Number: 特願2003-012569

[ST. 10/C]: [JP2003-012569]

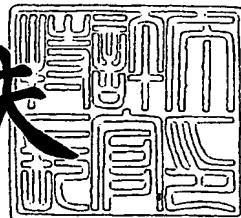
出願人
Applicant(s): ソニー株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2003年10月28日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 0290796408
【提出日】 平成15年 1月21日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/36
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 小竹 良太
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 植田 充紀
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 川部 英雄
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代理人】
【識別番号】 100082131
【弁理士】
【氏名又は名称】 稲本 義雄
【電話番号】 03-3369-6479
【手数料の表示】
【予納台帳番号】 032089
【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9708842
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置および表示方法、液晶駆動回路および液晶駆動方法、プログラム、並びに記録媒体

【特許請求の範囲】

【請求項1】 情報を表示する表示装置において、

第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶の状態を変化させて情報を表示する表示手段と、

前記第1の電極に電圧を印加する第1の駆動手段と、

前記第2の電極に電圧を印加する第2の駆動手段と、

前記第1の駆動手段および前記第2の駆動手段の動作、並びに、前記第1の駆動手段に供給される第1の基準電圧の電圧値および前記第2の駆動手段に供給される第2の基準電圧の電圧値を制御する制御手段と

を備え、

前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記第1の駆動手段が前記第1の基準電圧を前記第1の電極に印加し、前記第2の駆動手段が前記第2の基準電圧を前記第2の電極に印加するように前記第1の駆動手段および前記第2の駆動手段の動作を制御するとともに、前記コレステリック液晶がプレーナ状態を得ることができるように、前記第1の基準電圧および前記第2の基準電圧の電圧値を制御する

ことを特徴とする表示装置。

【請求項2】 前記第1の駆動手段は、前記第1の基準電圧とは異なる電圧値の第1の駆動電圧の供給を受け、

前記第2の駆動手段は、前記第1の基準電圧とは異なる電圧値の第2の駆動電圧の供給を受け

前記制御手段は、前記コレステリック液晶をフォーカルコニック状態とする場合、前記第1の駆動手段が前記第1の駆動電圧を前記第1の電極に印加し、前記第2の駆動手段が前記第2の駆動電圧を前記第2の電極に印加するように前記第1の駆動手段および前記第2の駆動手段の動作を制御する

ことを特徴とする請求項1に記載の表示装置。

【請求項3】 前記第1の駆動手段に供給される前記第1の基準電圧の電圧値を、第1の電圧値と0Vとで選択的に切り替える第1の切り替え手段と、前記第2の駆動手段に供給される前記第2の基準電圧の電圧値を、第2の電圧値と0Vとで選択的に切り替える第2の切り替え手段と
を更に備え、

前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記第1の駆動手段が前記第1の基準電圧を前記第1の電極に印加し、前記第2の駆動手段が前記第2の基準電圧を前記第2の電極に印加するように前記第1の駆動手段および前記第2の駆動手段の動作を制御するとともに、前記第1の駆動手段に供給される前記第1の基準電圧の電圧値が前記第1の電圧値となり、かつ、前記第2の駆動手段に供給される前記第2の基準電圧の電圧値が前記第2の電圧値となるように、第1の切り替え手段および前記第2の切り替え手段を更に制御することを特徴とする請求項1に記載の表示装置。

【請求項4】 前記表示手段は、前記プレーナ状態において異なる波長帯域の光を反射する複数の前記コレステリック液晶を備える
ことを特徴とする請求項1に記載の表示装置。

【請求項5】 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶に情報を表示する表示部を備える表示装置の表示方法において、

前記第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、前記第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、前記第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、前記第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、前記第1の電極および前記第2の電極に、前記第1の基準電圧および前記第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧を印加することにより、前記表示部への前記情報の表示を制御する表示制御ステップと
を含むことを特徴とする表示方法。

【請求項6】 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶を備える表示部に情報を表示させる処理をコンピュータに実

行させるプログラムであって、

前記第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、
前記第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、
前記第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、
前記第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、
前記第1の電極および前記第2の電極に、前記第1の基準電圧および前記第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧を印加することにより、前記表示部への前記情報の表示を制御する表示制御ステップと
を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【請求項7】 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶を備える表示部に情報を表示させる処理をコンピュータに実行させるプログラムであって、

前記第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、
前記第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、
前記第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、
前記第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、
前記第1の電極および前記第2の電極に、前記第1の基準電圧および前記第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧を印加することにより、前記表示部への前記情報の表示を制御する表示制御ステップと
を含むことを特徴とするプログラム。

【請求項8】 コレステリック液晶により構成される液晶表示素子を駆動する液晶駆動回路において、

前記液晶表示素子の第1の電極に電圧を印加する第1の駆動手段と、
前記液晶表示素子の第2の電極に電圧を印加する第2の駆動手段と、
前記第1の駆動手段および前記第2の駆動手段の動作、並びに、前記第1の駆動手段に供給される第1の基準電圧の電圧値および前記第2の駆動手段に供給される第2の基準電圧の電圧値を制御する制御手段と
を備え、

前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記第1の駆動手段が前記第1の基準電圧を前記第1の電極に印加し、前記第2の駆動手段が前記第2の基準電圧を前記第2の電極に印加するように前記第1の駆動手段および前記第2の駆動手段の動作を制御するとともに、前記コレステリック液晶がプレーナ状態を得ることができるように、前記第1の基準電圧および前記第2の基準電圧の電圧値を制御する

ことを特徴とする液晶駆動回路。

【請求項9】 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶により構成される液晶表示素子を駆動する液晶駆動回路の液晶駆動方法において、

前記第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、前記第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、前記第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、前記第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、前記第1の電極および前記第2の電極への、前記第1の基準電圧および前記第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧の印加を制御する駆動電圧印加制御ステップと

を含むことを特徴とする液晶駆動方法。

【請求項10】 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶により構成される液晶表示素子を駆動する処理をコンピュータに実行させるプログラムであって、

前記第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、前記第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、前記第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、前記第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、前記第1の電極および前記第2の電極への、前記第1の基準電圧および前記第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧の印加を制御する駆動電圧印加制御ステップと

を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録され

ている記録媒体。

【請求項 11】 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶により構成される液晶表示素子を駆動する処理をコンピュータに実行させるプログラムであって、

前記第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、前記第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、前記第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、前記第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、前記第1の電極および前記第2の電極への、前記第1の基準電圧および前記第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧の印加を制御する駆動電圧印加制御ステップと
を含むことを特徴とするプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示装置および表示方法、液晶駆動回路および液晶駆動方法、プログラム、並びに記録媒体に関し、特に、コレステリック液晶を用いて情報を表示する場合に用いて好適な、表示装置および表示方法、液晶駆動回路および液晶駆動方法、プログラム、並びに記録媒体に関する。

【0002】

【従来の技術】

液晶表示装置には、例えば、単純マトリクス方式のTN (Twisted Nematic) 液晶やSTN (Super Twisted Nematic) 液晶、アクティブマトリクス方式を利用したTFT (Thin Film Transistor) 液晶やMIM (Metal In Metal) 液晶などが利用されている。

【0003】

単純マトリクス方式は、格子状にX電極、Y電極を配置し、これらの電極をタイミングよくON/OFFすることで交点部の液晶を駆動するものである。単純マトリクス方式を用いた液晶表示装置は、電極が少なく、構造も単純なため製造が容易

で歩留りが高いので、アクティブマトリクス方式を利用した製品に比べて一般に価格が安いが、画素を構成する液晶セルの電極が独立していないため、電圧が干渉して周りのセルに影響を及ぼしてしまい、画素の1つ1つをクリアに表示しにくい。一方、アクティブマトリクス方式は、単純マトリクス方式に対し、画素ごとにオン、オフを切り替えて（画素の1つ1つに対応するアクティブ素子を追加して、液晶を駆動することにより）表示するものである。アクティブマトリクス方式は、単純マトリクス方式に比べて反応速度が速く、残像が少なく、また視野角も広いなど性能の点では優れているが、製造コストが高い。

【0004】

これらの液晶を利用した表示装置において、情報の表示を保持するためには、液晶に電圧を印加し続ける必要がある。液晶に一定期間電圧が印加された場合、「焼き付き」と称される残像現象が発生する。焼き付きを防ぐためには、例えば、所定周期で画素電極に印加される電圧を反転させるフレーム反転技術などが用いられる。フレーム反転などの極性反転技術が採用された場合、信号線に印加される電圧の振幅は、方極性で駆動される場合と比較して、2倍必要となる。そこで、信号線に印加される電圧振幅を半減させるために、コモン反転技術などが用いられている。

【0005】

以上説明した液晶表示装置に対して、コレステリック液晶を用いた液晶表示装置では、印加電圧によって状態が遷移し（プレーナ状態とフォーカルコニック状態）、これを利用して、情報を表示し、更に、一度表示された情報を、電源の供給なしに保持することが可能である（例えば、非特許文献1参照）。

【0006】

【非特許文献1】

日刊工業新聞社発行、「液晶デバイスハンドブック」、1989年9月29日発行、第352頁乃至第355頁

【0007】

コレステリック液晶は、プレーナ状態では、液晶螺旋層の間隔に対応した波長の光を選択的に反射し、フォーカルコニック状態では、ほぼ透明となる。

【0008】

図1および図2を用いて、コレステリック液晶パネル1の構成について説明する。図1は、コレステリック液晶パネル1の断面図であり、図2は、コレステリック液晶パネル1の2つの電極の構成について説明するための図である。

【0009】

ガラス基板11-1には、透明コラム電極（ITO: Indium Tin Oxide）12が、ストライプ状に蒸着（または、スパッタリング）され、ガラス基板11-2には、透明ロウ電極（ITO: Indium Tin Oxide）15が、ストライプ状に蒸着（または、スパッタリング）されている。ガラス基板11-1およびガラス基板11-2の透明コラム電極12および透明ロウ電極15が蒸着（または、スパッタリング）された側の面には、それぞれ、膜厚数 μ m程度のポリイミド層13-1および13-2が形成される。

【0010】

このように電極が設けられたガラス基板11-1およびガラス基板11-2は、透明コラム電極12と透明ロウ電極15のそれぞれのストライプがクロスし、ポリイミド層13-1およびポリイミド層13-2を介して対面するように、ギャップ材などにより、ギャップ厚数 μ m（例えば、5 μ m程度）で張り合わされる。そして、ガラス基板11-1およびガラス基板11-2のギャップ間に、例えば、真空注入法などで、コレステリック液晶が注入されて、コレステリック液晶膜14が形成される。

【0011】

コレステリック液晶パネル1は、例えば、一般的に用いられるTN（Twisted Nematic）液晶などのように、ポリイミド層を配向させたり、偏光板をガラス基板の上に設けたりする必要がない。

【0012】

コレステリック液晶は、分子構造として、特殊なヘリカル構造（らせん構造）を持っており、印加された両極性パルス電圧の値によって、ヘリカル構造が変化するために、状態が変化する。図3に示されるように、コレステリック液晶は、印加される両極性パルス電圧の値によって、フォーカルコニック状態およびプレ

ーナ状態の、安定した2つの状態をとることができる。プレーナ状態は、光の特定波長帯域を干渉散乱する状態であり、フォーカルコニック状態は、光を広帯域にわたって透過する状態である。

【0013】

したがって、コレステリック液晶パネル1においては、プレーナ状態において反射される波長帯域に基づいて決定される第1の色と、フォーカルコニック状態において透明である場合に液晶を透過して見える第2の色によって、情報を表示することができる。すなわち、コレステリック液晶パネル1においては、例えば、コレステリック液晶が、プレーナ状態において特定波長帯域の光を乱反射するようにし、コレステリック液晶層14の下を黒色にして、フォーカルコニック状態において、その黒色が透過して見えるようにすることにより、特定波長色と黒のモノトーン表示を行うことが可能となる。

【0014】

図3に示されるように、コレステリック液晶の状態をプレーナ状態に変化させるために必要な両極性パルス電圧の電圧値 $V_{p\ s}$ は、フォーカルコニック状態に変化させるために必要な両極性パルス電圧の電圧値 $V_{f\ s}$ の、ほぼ2倍の電圧値である。

【0015】

コレステリック液晶は、所定の画素電極に、両極性パルス電圧が印加されて、フォーカルコニック状態、または、プレーナ状態になると、その後、電圧の印加を受けなければ、その状態を保持することができる。そして、コレステリック液晶は、再び、両極性パルス電圧が印加された場合、その電圧値によって、必要に応じて、状態を再度変化させることができる。すなわち、コレステリック液晶を用いたコレステリック液晶パネル1は、両極性パルス電圧の印加によって表示された情報を、その後の電源の供給を受けることなく保持することができる。

【0016】

図4は、コレステリック液晶パネル1の所定の画素の表示を変更させる場合に画素電極に印加される駆動電圧波形の例である。フォーカルコニック状態において、所定の画素電極に、電圧 $V_{p\ s}$ の両極性パルスが印加された場合、プレーナ

状態となるので、表示色は第1の色となり、プレーナ状態において、所定の画素電極に、電圧 V_{fs} の両極性パルスが印加された場合、フォーカルコニック状態となるので、表示色は、第1の色から第2の色に変更される。

【0017】

コレステリック液晶パネル1においては、例えば、パネルの全面に電圧値 V_{ps} の両極性パルスを印加することにより、表示面全体をプレーナ状態として、表示されている情報を一旦リセットした後、必要な位置の画素電極に電圧値 V_{fs} の両極性パルスを印加して、フォーカルコニック状態に状態を変化させることにより、所定の情報を表示し、その後、電圧をかけないことにより、表示された情報を保持することができる。

【0018】

図5は、コレステリック液晶パネル1を駆動するための、従来の液晶駆動回路21の構成例を示すブロック図である。ここでは、コレステリック液晶パネル1は、 $n \times m$ 画素の情報を表示するものとして説明する。

【0019】

コラムドライバ31は、クロック(CLK)信号およびコレステリック液晶パネル1に表示させる情報を示すデータ(DATA)信号の供給を受けるとともに、駆動電圧 $\pm V_2$ およびGND(0V)と接続され、コレステリック液晶パネル1の透明コラム電極12のコラム(信号)電極Y1乃至Ynに、図7を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

【0020】

ロウドライバ32は、クロック(CLK)信号の供給を受けるとともに、駆動電圧 $\pm V_1$ およびコラムドライバ31に供給されているGNDと共にGNDと接続され、コレステリック液晶パネル1の透明ロウ電極15のロウ(走査)電極X1乃至Xmに、図7を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

【0021】

ここで、駆動電圧 V_1 と駆動電圧 V_2 とは、 $V_1 + V_2 > V_{ps}$ を満たす電圧値である。

【0022】

次に、 3×3 の 9 画素を 2 色で表示（特定波長色と黒の 2 色であり、例えば、特定波長色が白である場合、白と黒との 2 色で表示）する場合の具体例について説明する。

【0023】

例えば、図 6 に示されるように、 3×3 の 9 画素のうち、(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) (X3, Y3) の 6 画素を黒に、他の 3 画素を特定波長色に表示する場合について説明する。特定波長色の表示は、プレーナ状態のコレステリック液晶により、特定波長色の光が干渉散乱されている状態であり、黒の表示は、フォーカルコニック状態の透明なコレステリック液晶を透過して、黒色が表示されている状態である。

【0024】

図 7 および図 8 は、コラムドライバ 31 およびロウドライバ 32 の動作を説明するためのタイミングチャートである。図 7 は、コレステリック液晶 1 に、図 6 に示されるような 3×3 の 9 画素の情報を表示させるために、コラムドライバ 31 がコラム電極 X1 乃至 X3 に印加する両極性パルスの電圧とタイミング、および、ロウドライバ 32 がロウ電極 Y1 乃至 Y3 に印加する両極性パルスの電圧とタイミングを説明するためのタイミングチャートであり、図 8 は、図 7 を用いて説明した印加電圧によって、 3×3 の 9 画素 (X1, Y1) 乃至 (X3, Y3) の画素電極間（透明コラム電極 12 と、透明ロウ電極 15 との交点となる電極間）に印加される両極性パルスを説明するためのタイミングチャートである。

【0025】

まず、現在保持されている情報をリセットするため、図 7 に示されるように、コラム電極 Y1 乃至 Y3 には、電圧 V1 の両極性パルスが印加され、ロウ電極 X1 乃至 X3 には、電圧 -V2 の両極性パルスが印加される。したがって、図 8 に示されるように、画素 (X1, Y1) 乃至 (X3, Y3) に対応するそれぞれの画素電極間には、V1 + V2 の両極性パルスが印加される。ここで、 $V1 + V2 > V_{p\ s}$ であるので、透明コラム電極 12 と透明ロウ電極 15 の 2 つの電極間のコレステリック液晶層 14 は、プレーナ状態となり、特定波長光を干渉散乱する

。すなわち、画素（X1, Y1）乃至（X3, Y3）は、全て特定波長色の表示となる（以下、全プレーナリセットと称する）。

【0026】

その後、図7に示されるように、ロウドライバ32は、ロウ電極X1から、順次、ロウ電極X2、ロウ電極X3と、電圧V3の両極性パルスを走査印加することで、いずれかのロウ電極を選択する。そして、コラムドライバ31は、ロウ電極の選択タイミングに対応して、コラム電極Y1乃至コラム電極Y3に、選択的に逆特性の両極性パルス—V4を印加する。ここで、 $V3 + V4 > V_{fs}$ であり、 $V1 > V3$ かつ $V2 > V4$ であるものとする。

【0027】

ロウ電極およびコラム電極に同一タイミングで両極性パルスが印加された画素電極に対応する（X1, Y1）（X1, Y2）（X2, Y2）（X2, Y3）（X3, Y2）（X3, Y3）の6画素には、図8に示されるように、 $V3 + V4 > V_{fs}$ の両極性パルス電圧が印加されるので、対応する画素位置の透明コラム電極12と透明ロウ電極15の2つの電極間のコレステリック液晶層14は、フォーカルコニック状態となり、透明となる。すなわち、（X1, Y1）（X1, Y2）（X2, Y2）（X2, Y3）（X3, Y2）（X3, Y3）の6画素は、黒で表示される。

【0028】

また、 $V3 + V4 > V_{fs}$ であり、電圧値 V_{ps} は、電圧値 V_{fs} の、ほぼ2倍の電圧値であるので、 $V1 + V2 > V3 + V4$ が成立する。

【0029】

このようにして、コレステリック液晶パネル1の表示を、一旦、全プレーナリセットした後、任意の画素を特定波長色から黒に反転して、情報を表示することが可能となる。

【0030】

【発明が解決しようとする課題】

図5を用いて説明した液晶駆動回路21のコラムドライバ31およびロウドライバ32がコレステリック液晶パネル1を駆動するために必要な駆動電圧は、V

$V_1 = V_2$ とした場合に最も低くなり、 $(V_1 + V_2) / 2$ となる。したがって、コラムドライバ31およびロウドライバ32の耐圧は、 $(V_1 + V_2) / 2$ 以上でなければならない。

【0031】

プレーナ状態に状態を変更するための両極性パルス電圧 $V_{p\ s}$ およびフォーカルコニック状態に状態を変更するための両極性パルス電圧 $V_{f\ s}$ は、電極間のギャップ厚によって異なるが、例えば、ギャップ厚が $5\ \mu\text{m}$ である場合、 $V_{p\ s} = 40\text{ V}$ 、 $V_{f\ s} = 20\text{ V}$ 程度が必要である。したがって、コラムドライバ31およびロウドライバ32は、 $V_1 + V_2 > V_{p\ s}$ を満たすためには、それぞれ、20V程度の耐圧が必要となってしまう。

【0032】

このように、通常のTN液晶が数Vで駆動できるのに対して、コレステリック液晶を駆動するためのドライバは、耐圧を非常に高くする必要があるため、駆動回路およびバッテリの小型化および低コスト化が非常に困難であった。

【0033】

本発明はこのような状況に鑑みてなされたものであり、コレステリック液晶を駆動するための低電圧駆動回路を実現できるようにするものである。

【0034】

【課題を解決するための手段】

本発明の表示装置は、第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶の状態を変化させて情報を表示する表示手段と、第1の電極に電圧を印加する第1の駆動手段と、第2の電極に電圧を印加する第2の駆動手段と、第1の駆動手段および第2の駆動手段の動作、並びに、第1の駆動手段に供給される第1の基準電圧の電圧値および第2の駆動手段に供給される第2の基準電圧の電圧値を制御する制御手段とを備え、制御手段は、コレステリック液晶をプレーナ状態とする場合、第1の駆動手段が第1の基準電圧を第1の電極に印加し、第2の駆動手段が第2の基準電圧を第2の電極に印加するように第1の駆動手段および第2の駆動手段の動作を制御するとともに、コレステリック液晶がプレーナ状態を得ることができるように、第1の基準電圧および第2の基準

電圧の電圧値を制御することを特徴とする。

【0035】

第1の駆動手段には、第1の基準電圧とは異なる電圧値の第1の駆動電圧の供給を受けさせるようにすることができ、第2の駆動手段には、第1の基準電圧とは異なる電圧値の第2の駆動電圧の供給を受けさせないようにすることができ、制御手段には、コレステリック液晶をフォーカルコニック状態とする場合、第1の駆動手段が第1の駆動電圧を第1の電極に印加し、第2の駆動手段が第2の駆動電圧を第2の電極に印加するように第1の駆動手段および第2の駆動手段の動作を制御せしようにすることができる。

【0036】

第1の駆動手段に供給される第1の基準電圧の電圧値を、第1の電圧値と0Vとで選択的に切り替える第1の切り替え手段と、第2の駆動手段に供給される第2の基準電圧の電圧値を、第2の電圧値と0Vとで選択的に切り替える第2の切り替え手段とを更に備えさせようすることができ、制御手段には、コレステリック液晶をプレーナ状態とする場合、第1の駆動手段が第1の基準電圧を第1の電極に印加し、第2の駆動手段が第2の基準電圧を第2の電極に印加するよう第1の駆動手段および第2の駆動手段の動作を制御せしるとともに、第1の駆動手段に供給される第1の基準電圧の電圧値が第1の電圧値となり、かつ、第2の駆動手段に供給される第2の基準電圧の電圧値が第2の電圧値となるよう、第1の切り替え手段および第2の切り替え手段を更に制御せしようにすることができる。

【0037】

表示手段には、プレーナ状態において異なる波長帯域の光を反射する複数のコレステリック液晶を備えさせようすることができる。

【0038】

本発明の表示方法は、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極お

および第2の電極に、第1の基準電圧および第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧を印加することにより、表示部への情報の表示を制御する表示制御ステップとを含むことを特徴とする。

【0039】

本発明の第1の記録媒体に記録されているプログラムは、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極および第2の電極に、第1の基準電圧および第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧を印加することにより、表示部への情報の表示を制御する表示制御ステップとを含むことを特徴とする。

【0040】

本発明の第1のプログラムは、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極および第2の電極に、第1の基準電圧および第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧を印加することにより、表示部への情報の表示を制御する表示制御ステップとを含むことを特徴とする。

【0041】

本発明の表示装置および表示方法、並びに第1のプログラムにおいては、第1の電極に第1の基準電圧が印加され、第2の電極に第2の基準電圧が印加され、第1の基準電圧の電圧値が制御され、第2の基準電圧の電圧値が制御されて、コレステリック液晶がプレーナ状態に変更される。

【0042】

本発明の液晶駆動回路は、液晶表示素子の第1の電極に電圧を印加する第1の駆動手段と、液晶表示素子の第2の電極に電圧を印加する第2の駆動手段と、第1の駆動手段および第2の駆動手段の動作、並びに、第1の駆動手段に供給され

る第1の基準電圧の電圧値および第2の駆動手段に供給される第2の基準電圧の電圧値を制御する制御手段とを備え、制御手段は、コレステリック液晶をプレーナ状態とする場合、第1の駆動手段が第1の基準電圧を第1の電極に印加し、第2の駆動手段が第2の基準電圧を第2の電極に印加するように第1の駆動手段および第2の駆動手段の動作を制御するとともに、コレステリック液晶がプレーナ状態を得ることができるように、第1の基準電圧および第2の基準電圧の電圧値を制御することを特徴とする。

【0043】

本発明の液晶駆動方法は、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極および第2の電極への、第1の基準電圧および第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧の印加を制御する駆動電圧印加制御ステップとを含むことを特徴とする。

【0044】

本発明の第2の記録媒体に記録されているプログラムは、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極および第2の電極への、第1の基準電圧および第2の基準電圧とは異なる第1の駆動電圧および第2の駆動電圧の印加を制御する駆動電圧印加制御ステップとを含むことを特徴とする。

【0045】

本発明の第2のプログラムは、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ステップと、第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極および第2の電極への、第1の基準電圧および第2の基準電圧とは異なる

る第1の駆動電圧および第2の駆動電圧の印加を制御する駆動電圧印加制御ステップとを含むことを特徴とする。

【0046】

本発明の液晶駆動回路および液晶駆動方法、並びに第2のプログラムにおいては、第1の電極に第1の基準電圧が印加され、第2の電極に第2の基準電圧が印加され、第1の基準電圧の電圧値が制御され、第2の基準電圧の電圧値が制御されて、コレステリック液晶がプレーナ状態に変更される。

【0047】

【発明の実施の形態】

以下、図を参照して、本発明の実施の形態について説明する。

【0048】

図9は、コレステリック液晶パネル1を駆動するための、本発明を適用した液晶駆動回路41の構成を示すブロック図である。コレステリック液晶パネル1と、液晶駆動回路41と、図示しない電源供給部（例えば、バッテリなど）によって、液晶表示装置が構成される。

【0049】

なお、従来の場合と対応する部分には同一の符号を付してあり、その説明は適宜省略する。

【0050】

コレステリック液晶パネル1は、図1乃至図4を用いて説明した、従来のコレステリック液晶パネルと同様のものである。

【0051】

すなわち、コレステリック液晶パネル1においては、画素電極間の電位差が、 V_{ps} 以上となるような両極性パルスが印加された場合、その画素位置に対応する部分のコレステリック液晶がプレーナ状態となることにより、対応する画素が、プレーナ状態において反射される波長帯域に基づいて決定される第1の色で表示される。また、コレステリック液晶パネル1においては、画素電極間の電位差が、 V_{fs} 以上となるような両極性パルスが印加された場合、その画素位置に対応する部分のコレステリック液晶がフォーカルコニック状態となることにより、

対応する画素が、液晶を透過して見える第2の色で表示される。

【0052】

ここでは、コレステリック液晶パネル1において、例えば、コレステリック液晶が、プレーナ状態において特定波長色の光を乱反射するようにし、コレステリック液晶層14の下を黒色にして、透明状態において、その黒色が透過して見えるようにすることにより、特定波長色と黒のモノトーン表示を行うものとして説明するが、プレーナ状態において反射される波長帯域に基づいて決定される第1の色、すなわち、特定波長色は、例えば、緑、青、赤など、どのような色であってもかまわないし、液晶を透過して見える第2の色も、いずれの色であってもかまわない。

【0053】

更に、プレーナ状態において、それぞれ異なる波長帯域を反射する複数のコレステリック液晶層14を設けることなどにより、コレステリック液晶パネル1を用いて、多色の表示を可能とすることができるようにも良いことは言うまでもない。

【0054】

また、図3に示されるように、コレステリック液晶の状態をプレーナ状態に変化させるために必要な両極性パルス電圧の電圧値 $V_{p\ s}$ は、フォーカルコニック状態に変化させるために必要な両極性パルス電圧の電圧値 $V_{f\ s}$ の、ほぼ2倍の電圧値である。

【0055】

コレステリック液晶パネル1は、例えば、パネルの全面に電圧値 $V_{p\ s}$ の両極性パルスを印加することにより、表示面全体をプレーナ状態として、表示されている情報をリセット（全プレーナリセット）した後、必要な位置の画素電極に電圧値 $V_{f\ s}$ の両極性パルスを印加して、フォーカルコニック状態に状態を変化させることにより、所定の情報を表示し、その後、電圧をかけないことにより、表示された情報を保持する。

【0056】

コントローラ51は、コラムドライバ52およびロウドライバ53を制御する

とともに、コラムドライバ52にクロック(CLK)信号およびコレステリック液晶パネル1に表示させる情報を示すデータ(DATA)を供給し、ロウドライバ53にクロック(CLK)信号を供給する。また、コントローラ51は、スイッチ54およびスイッチ55の切り替えを制御して、コラムドライバ52に供給される基準電圧であるGNDcおよびロウドライバ53に接続される基準電圧であるGNDrの電圧値を、所定のタイミングで切り替える。

【0057】

コラムドライバ52は、コントローラ51より、クロック(CLK)信号およびコレステリック液晶パネル1に情報を表示させるためのデータ(DATA)信号の供給を受けるとともに、駆動電圧±V4および基準電圧GNDcと接続され、コントローラ51の制御にしたがって、コレステリック液晶パネル1の透明コラム電極12のコラム(信号)電極Y1乃至Ynに、図10を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

【0058】

ロウドライバ53は、コントローラ51より、クロック(CLK)信号の供給を受けるとともに、駆動電圧±V3および基準電圧GNDrと接続され、コントローラ51の制御にしたがって、コレステリック液晶パネル1の透明ロウ電極15のロウ(走査)電極X1乃至Xmに、図10を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

【0059】

ここで、スイッチ54およびスイッチ55の切り替えにより、基準電圧GNDcに接続される電圧(−V1−V2)または基準電圧GNDrに接続される電圧(V1+V2)は、V1+V2>Vpsを満たす電圧値である。また、コラムドライバ52に供給される電圧V4およびロウドライバ53に供給される電圧V3は、V3+V4>Vfsを満たし、Vfs>V3かつVfs>V4を満たす電圧値である。

【0060】

スイッチ54およびスイッチ55は、例えば、FET(Field Effect Transistor: 電界効果トランジスタ)などのスイッチング素子で構成されている。スイ

スイッチ54は、コントローラ51の制御に基づいて、コラムドライバ52に接続される基準電圧GNDcの電圧値を、(-V1-V2)とGND(0V)とで切り替える。スイッチ55は、コントローラ51の制御に基づいて、ロウドライバ53に供給される基準電圧GNDrの電圧値を、(V1+V2)とGND(0V)とで切り替える。

【0061】

なお、スイッチ54およびスイッチ55には、コントローラ51の制御に基づいて、コラムドライバ52に接続されるGNDcの電圧値、または、ロウドライバ53に供給されるGNDrの電圧値を切り替えることができるのであれば、FET以外のものを用いるようにしても良いことはもちろんである。

【0062】

また、コントローラ51には、必要に応じて、ドライブ56が接続される。ドライブ56には、磁気ディスク61、光ディスク62、光磁気ディスク63、または、半導体メモリ64が装着され、情報を授受できるようになされている。

【0063】

図10および図11は、コレステリック液晶1に、現在表示されている情報を全プレーナリセットさせた後、図6に示されるような、(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) (X3, Y3)の6画素が黒であり、他の画素が特定波長色である、3×3の9画素を表示させる場合の、コラムドライバ52およびロウドライバ53の動作を説明するためのタイミングチャートである。

【0064】

図10は、コレステリック液晶1に、現在表示されている情報を全プレーナリセットさせた後、図6に示されるような3×3の9画素の情報を表示させるために、コラムドライバ52がコラム電極X1乃至X3に印加する両極性パルスの電圧とタイミング、および、ロウドライバ53がロウ電極Y1乃至Y3に印加する両極性パルスの電圧とタイミングに加えて、スイッチ54およびスイッチ55の切り替えにより基準電圧GNDcおよび基準電圧GNDrに与えられる電圧とそのタイミングについて説明するためのタイミングチャートであり、図11は、図

10を用いて説明した印加電圧によって、 3×3 の9画素（X1, Y1）乃至（X3, Y3）の、それぞれに印加される両極性パルスを説明するためのタイミングチャートである。

【0065】

まず、コントローラ51により、スイッチ54およびスイッチ55が制御され、コラムドライバ52に供給されているGNDc、および、ロウドライバ53に供給されているGNDrは、GND（0V）となっている。

【0066】

現在保持されている情報をリセットするためには、画素（X1, Y1）乃至（X3, Y3）のそれぞれに、Vps以上の電圧の両極性パルスが印加されなければならない。ロウドライバ53は、コントローラ51の制御に基づいて、ロウ電極X1乃至X3に、GNDrを印加し、コラムドライバ52は、コラム電極Y1乃至Y3に、GNDcを印加する。そして、コントローラ51は、図10に示されるように、全プレーナリセットのため、スイッチ55を制御して、所定の時間幅（両極性パルスの印加時間によって決まる時間幅）で、GNDrに電圧（V1+V2）を供給し、その次のタイミングで、スイッチ54を制御して、所定の時間幅で、GNDcに電圧（-V1-V2）を供給する。

【0067】

したがって、ロウドライバ53のロウ電極X1乃至X3への出力電圧は、図11に示されるように、（V1+V2）のパルス電圧となる。また、コラムドライバ52のコラム電極Y1乃至Y3への出力電圧は、図11に示されるように、（-V1-V2）のパルス電圧となり、その印加タイミングは、ロウ電極X1乃至X3にGNDrが印加された次のタイミングとなる。

【0068】

これにより、図11に示されるように、画素（X1, Y1）乃至（X3, Y3）のそれぞれに対応する画素電極間には、V1+V2の両極性パルスが印加される。ここで、 $V1+V2 > Vps$ であるので、対応する画素位置の透明コラム電極12と透明ロウ電極15の2つの電極間のコレステリック液晶層14は、プレーナ状態となり、特定波長光を干渉散乱する。すなわち、画素（X1, Y1）乃

至(X3, Y3)の表示は、全て特定波長色となり、全プレーナリセット状態となる。

【0069】

その後、ロウドライバ53は、コントローラ51の制御に基づいて、図10に示されるように、ロウ電極X1から、ロウ電極X2、ロウ電極X3と、順次、電圧V3の両極性パルスを走査印加することで、いずれかのロウ電極を選択する。そして、コラムドライバ52は、コントローラ51の制御に基づいて、図10に示されるように、ロウ電極の選択タイミングに対応して、コラム電極Y1乃至コラム電極Y3に、選択的に、逆特性の両極性パルス-V4を印加する。具体的には、コラムドライバ52は、ロウ電極X1が選択されているとき、コラム電極Y1およびコラム電極Y2に逆特性の両極性パルス-V4を印加し、ロウ電極X2が選択されているとき、コラム電極Y2およびコラム電極Y3に逆特性の両極性パルス-V4を印加し、ロウ電極X3が選択されているとき、コラム電極Y2およびコラム電極Y3に逆特性の両極性パルス-V4を印加する。

【0070】

ロウ電極およびコラム電極に同一タイミングで両極性パルスが印加された画素電極間には、図11に示されるように、 $V3 + V4 > V_{fs}$ の両極性パルス電圧が印加されるので、対応する画素位置の透明コラム電極12と透明ロウ電極15の2つの電極間のコレステリック液晶層14は、フォーカルコニック状態となり、透明となる。すなわち、選択された、(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) および (X3, Y3) の6画素は、黒で表示され、他の画素の表示は、特定波長色のままとなる。

【0071】

本発明を適用した液晶駆動回路41においては、例えば、 $V3 = V4$ である場合、コラムドライバ52およびロウドライバ53の駆動電圧は、 $(V3 + V4)/2$ となる。 $V3 + V4 > V_{fs}$ であり、電圧値 V_{ps} は、電圧値 V_{fs} の、ほぼ2倍の電圧値であるので、 $(V3 + V4) \approx 1/2 (V1 + V2)$ が成立する。したがって、本発明を適用した液晶駆動回路41においては、従来における場合と比較して、コラムドライバ52およびロウドライバ53の駆動電圧を、ほぼ

半分に抑えることが可能となる。

【0072】

このようにして、本発明を適用した液晶駆動回路41を備える液晶表示装置においては、ドライバの耐圧を低く抑えつつ、表示をリセットして、任意の画素を特定波長色から黒に反転することが可能となる。

【0073】

また、コレステリック液晶表示パネル1を駆動する液晶駆動回路のドライバ（ここでは、コラムドライバ52およびロウドライバ53）の駆動電圧および耐圧が低くなることにより、ドライバに、パッケージの小さな素子を選択することができるため、液晶表示装置の小型化が可能となる。

【0074】

更に、コレステリック液晶表示パネル1を駆動する液晶駆動回路のドライバ（ここでは、コラムドライバ52およびロウドライバ53）の駆動電圧が低くなることにより、ドライバに電源を供給するためのバッテリに、電気二重層キャパシタを直列接続したものなどを利用することが可能となる（例えば、容量2.5Vの電気二重層キャパシタを複数直列接続したものを利用して、更に、電圧をステップアップすることにより、必要な電圧値の供給が十分可能である）ので、更に、液晶表示装置の小型化が可能となる。

【0075】

また、本発明を適用することにより、コレステリック液晶表示パネル1を駆動する液晶駆動回路およびバッテリなどの電源供給部の小型化および低電圧駆動が実現されるので、本発明を適用した液晶駆動回路41を備える液晶表示装置は、例えば、PDA、時計、ICカードなどの、小型の情報処理装置に用いられる表示装置として用いることができる。

【0076】

次に、図12のフローチャートを参照して、本発明を適用した液晶表示装置の液晶駆動回路41の処理について説明する。

【0077】

ステップS1において、コントローラ51は、スイッチ55を制御し、ロウド

ライバ53に供給するGND_rをGND、すなわち、0Vとする。

【0078】

ステップS2において、コントローラ51は、スイッチ54を制御し、コラムドライバ52に供給するGND_cをGND、すなわち、0Vとする。

【0079】

ステップS3において、コントローラ51は、ロウドライバ53を制御し、ロウドライバ53の出力電圧を、GND_rとする。

【0080】

ステップS4において、コントローラ51は、コラムドライバ52を制御し、コラムドライバ52の出力電圧を、GND_cとする。

【0081】

ステップS1乃至ステップS4の処理により、コレステリック液晶パネルの全ての画素位置に対応する透明コラム電極12および透明ロウ電極15には、0Vが供給されるので、全ての画素間電極の電位差は、0Vである。

【0082】

ステップS5において、コントローラ51は、スイッチ55を制御し、ロウドライバ53に供給するGND_rを、所定のパルス幅に対応する時間だけ、GNDから(V1+V2)に切り替える。

【0083】

ステップS6において、コントローラ51は、スイッチ54を制御し、コラムドライバ52に供給するGND_cを、所定のパルス幅に対応する時間だけ、GNDから(-V1-V2)に切り替える。

【0084】

ステップS5およびステップS6の処理により、コレステリック液晶パネル1の全ての画素電極（透明コラム電極12と透明ロウ電極15の全ての交点）において、V1+V2の両極性パルス電圧が印加されるので、電圧印加前に保持されていた情報はリセットされる。

【0085】

ステップS7において、コントローラ51は、スイッチ54およびスイッチ5

5を制御し、ロウドライバ53に供給するGND_rおよびコラムドライバ52に供給するGND_cをGNDとする。

【0086】

ステップS7の処理により、コレステリック液晶パネル1の全ての画素位置に対応する透明コラム電極12および透明ロウ電極15には、再び、0Vが供給されるので、全ての画素間電極の電位差は、再度、0Vとなる。

【0087】

ステップS8において、コントローラ51は、ロウドライバ53を制御して、ロウ電極に選択電圧V3を走査印加するとともに、コラムドライバ52を制御して、コラム電極に逆極性の両極性パルス-V4を、選択的に印加させて、コレステリック液晶パネルを駆動し、情報を表示させて、処理が終了される。

【0088】

例えば、図10を用いて後述する所定のタイミングで、コラムドライバ52から、コレステリック液晶パネル1の透明コラム電極12のコラム電極Y1乃至Ynに電圧が印加され、ロウドライバ53から、透明ロウ電極15のロウ電極X1乃至Xmに電圧が印加された場合、画素(X1, Y1)乃至(X3, Y3)に対応するそれぞれの画素電極には、図11に示される両極性パルス電圧が印加される。したがって、コレステリック液晶パネル1の3×3の9画素には、全プレーナリセットされた後、図6に示されるように、(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) (X3, Y3)の6画素が黒で表示され、他の画素が特定波長色で表示される。

【0089】

このような処理により、一度表示させた情報を、電源供給することなく保持することが可能なコレステリック液晶を利用した液晶表示装置において、全ての画素電極間のコレステリック液晶をプレーナ状態として全プレーナリセットするために必要な電極間電位差を、ロウドライバ53およびコラムドライバ52に供給されるGND_rおよびGND_cの電圧値を切り替えることにより発生させることができる。GND_rおよびGND_cの電圧値を切り替えるためには、例えば、FETなどで構成されるスイッチ54およびスイッチ55を用いるようにすること

ができる。

【0090】

なお、ここでは、2色表示を行う場合について説明したが、本発明は、コレステリック液晶を利用した液晶表示装置において多色表示を行う場合にも適用可能であることは言うまでもない。

【0091】

全プレーナリセット後の情報の表示においては、従来のコレステリック液晶を利用した液晶表示装置と同様の方法を用いるので、ロウドライバ53およびコラムドライバ52に求められる耐圧は、コレステリック液晶をフォーカルコニック状態にするために必要な画素電極間の電圧によって決まる。すなわち、本発明を適用した液晶駆動回路41を備える液晶表示装置においては、ロウドライバ53およびコラムドライバ52に求められる耐圧を、従来における場合のほぼ半分とすることが可能となる。

【0092】

したがって、本発明を適用した液晶駆動回路41を備える液晶表示装置によれば、ドライバの耐圧を低く抑えつつ、任意の画素を特定波長色から黒に反転することができ、コレステリック液晶表示パネル1を駆動する液晶駆動回路の小型化および低コスト化を実現することができる。

【0093】

上述した一連の処理は、ソフトウェアにより実行することもできる。そのソフトウェアは、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

【0094】

この記録媒体は、図9に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク61（フレキシブルディスクを含む）、光ディスク62（CD-ROM（Compact Disk-Read Only Memory）、DVD（Digital Versatile Disk）を含む）、光磁気ディスク

63 (MD (Mini-Disk) (商標) を含む)、もしくは半導体メモリ64などよりなるパッケージメディアなどにより構成される。

【0095】

また、本明細書において、記録媒体に記録されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

【0096】

【発明の効果】

このように、本発明によれば、液晶表示素子を用いた表示装置に情報を表示することができる。特に、コレステリック液晶を備える表示部の表示のリセットおよび情報の書き込みを、低い駆動電圧で行うことができる。

【0097】

また、他の本発明によれば、液晶表示素子を駆動することができる他、コレステリック液晶を低電圧で駆動することができる。

【図面の簡単な説明】

【図1】

コレステリック液晶パネルについて説明するための図である。

【図2】

コレステリック液晶パネルについて説明するための図である。

【図3】

コレステリック液晶の状態と印加される両極性パルス電圧について説明する図である。

【図4】

コレステリック液晶に対する駆動波形を示す図である。

【図5】

従来の液晶駆動回路を示すブロック図である。

【図6】

表示されるデータの例を示す図である。

【図7】

図5の液晶駆動回路において、ロウ電極およびコラム電極に印加される電圧を示すタイミングチャートである。

【図8】

図5の液晶駆動回路において、コレステリック液晶パネルの各画素の電極間に印加される両極性パルス電圧を示すタイミングチャートである。

【図9】

本発明を適用した液晶駆動回路を示すブロック図である。

【図10】

図9の液晶駆動回路において、ロウ電極およびコラム電極に印加される電圧と、GNDレベルを示すタイミングチャートである。

【図11】

図9の液晶駆動回路において、コレステリック液晶パネルの各画素の電極間に印加される両極性パルス電圧を示すタイミングチャートである。

【図12】

図9の液晶駆動回路の処理を説明するためのフローチャートである。

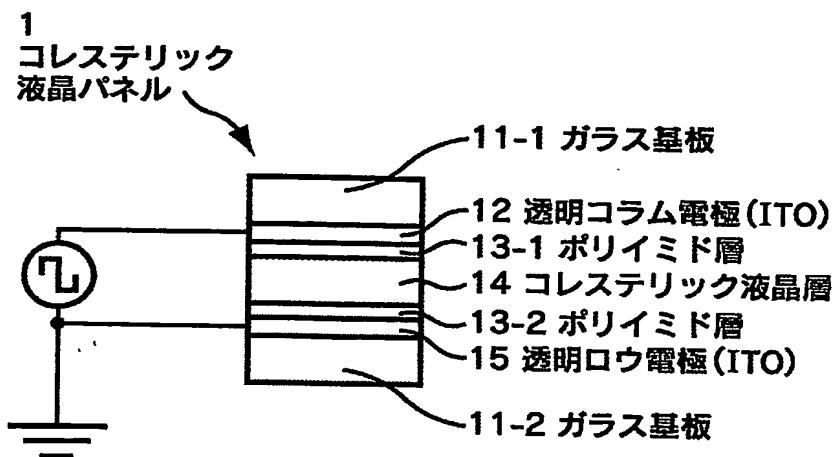
【符号の説明】

1 コlesteric液晶パネル, 41 液晶駆動回路, 51 コントローラ, 52 コラムドライバ, 53 ロウドライバ, 54, 55 スイッチ

【書類名】 図面

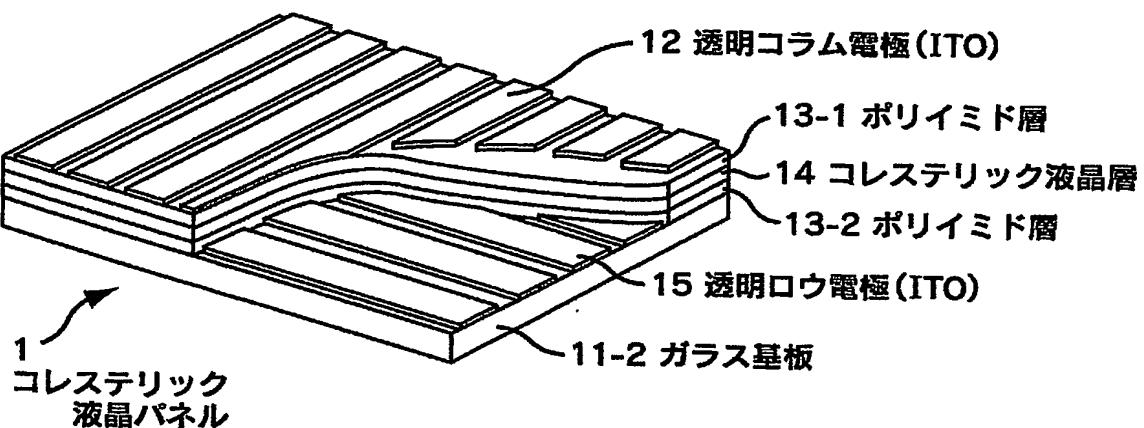
【図 1】

図 1



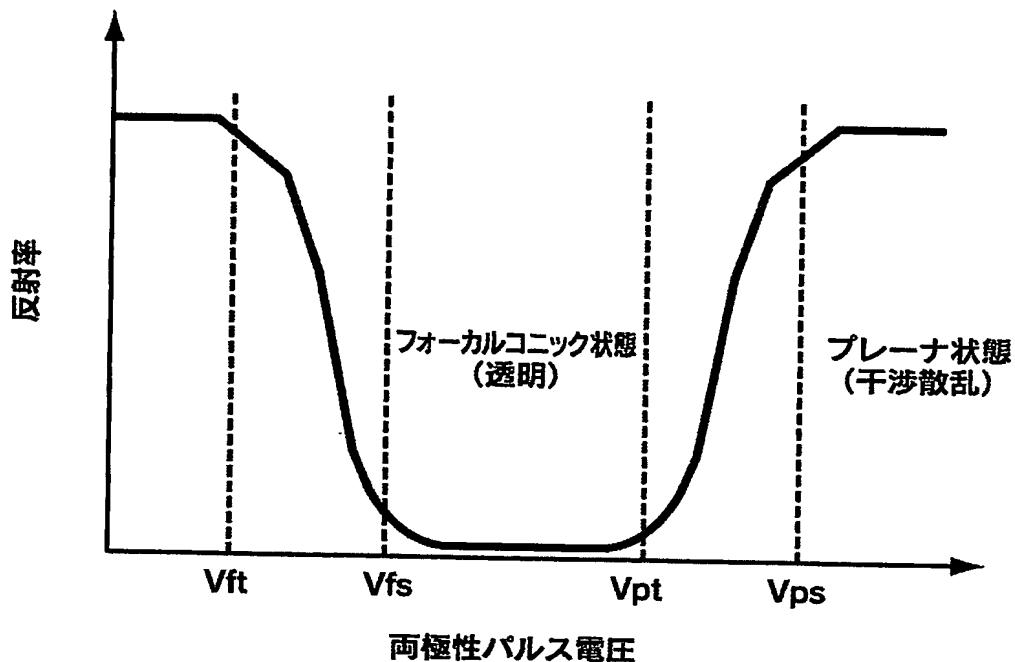
【図 2】

図 2



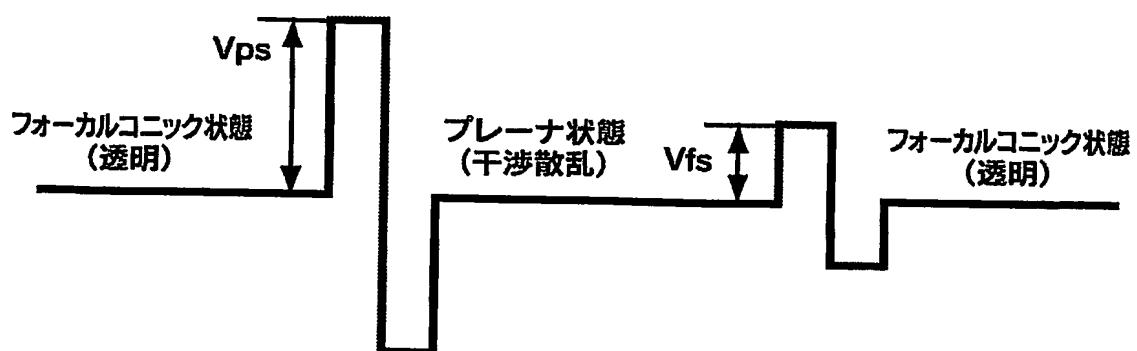
【図3】

図3



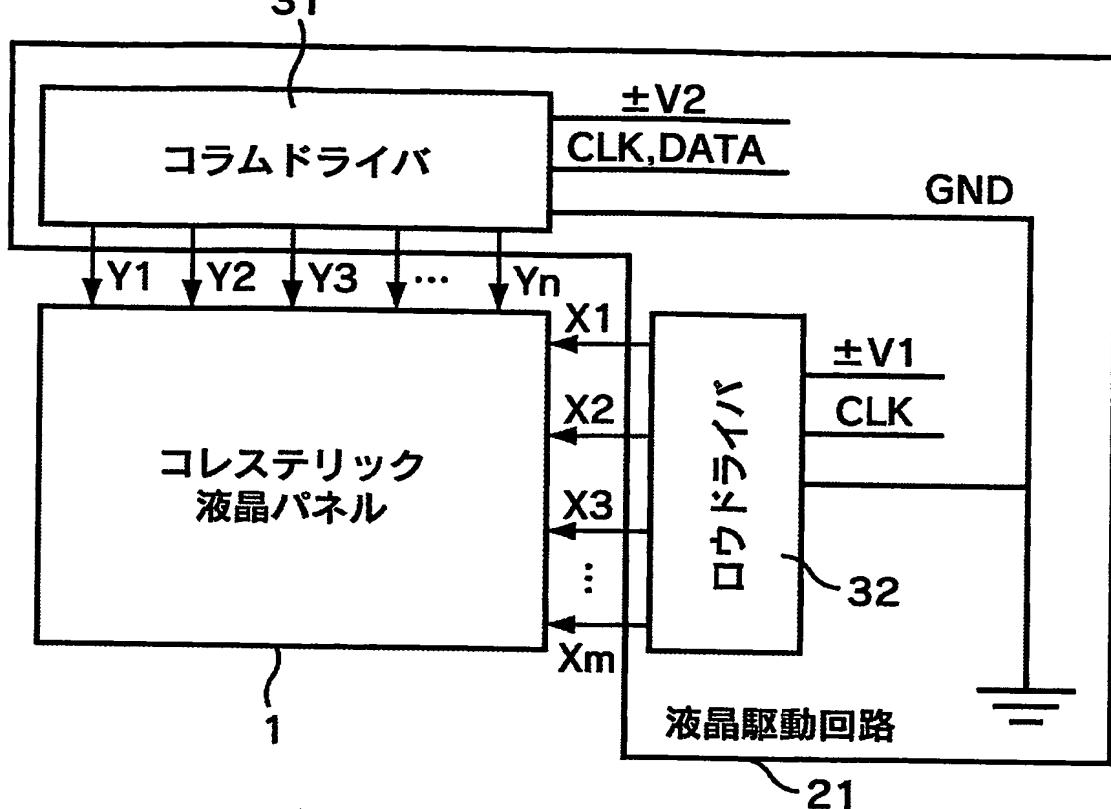
【図4】

図4



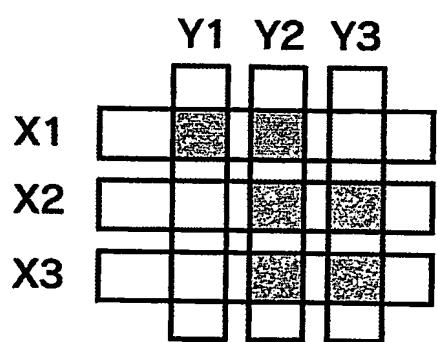
【図5】

図5



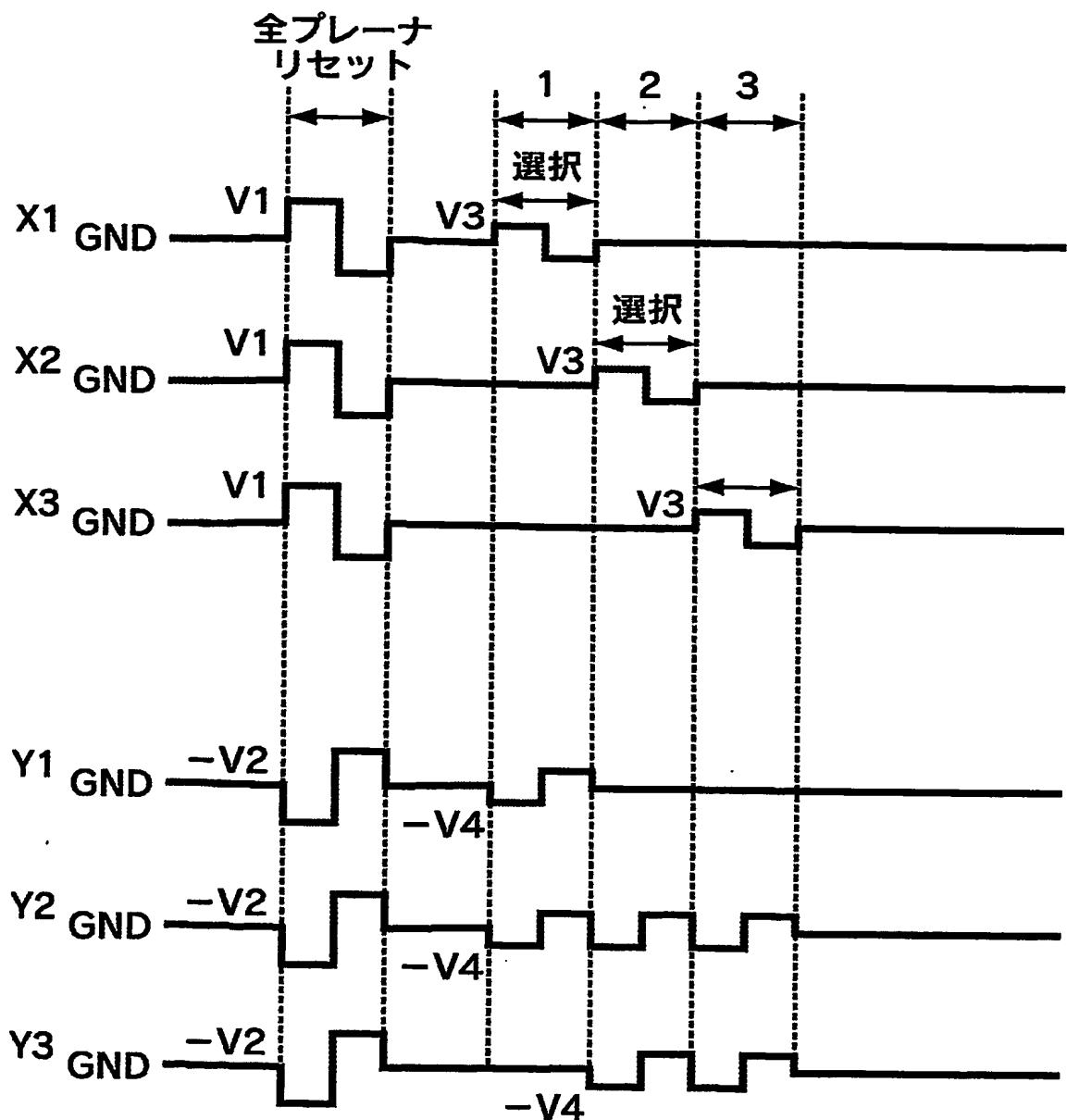
【図6】

図6



【図 7】

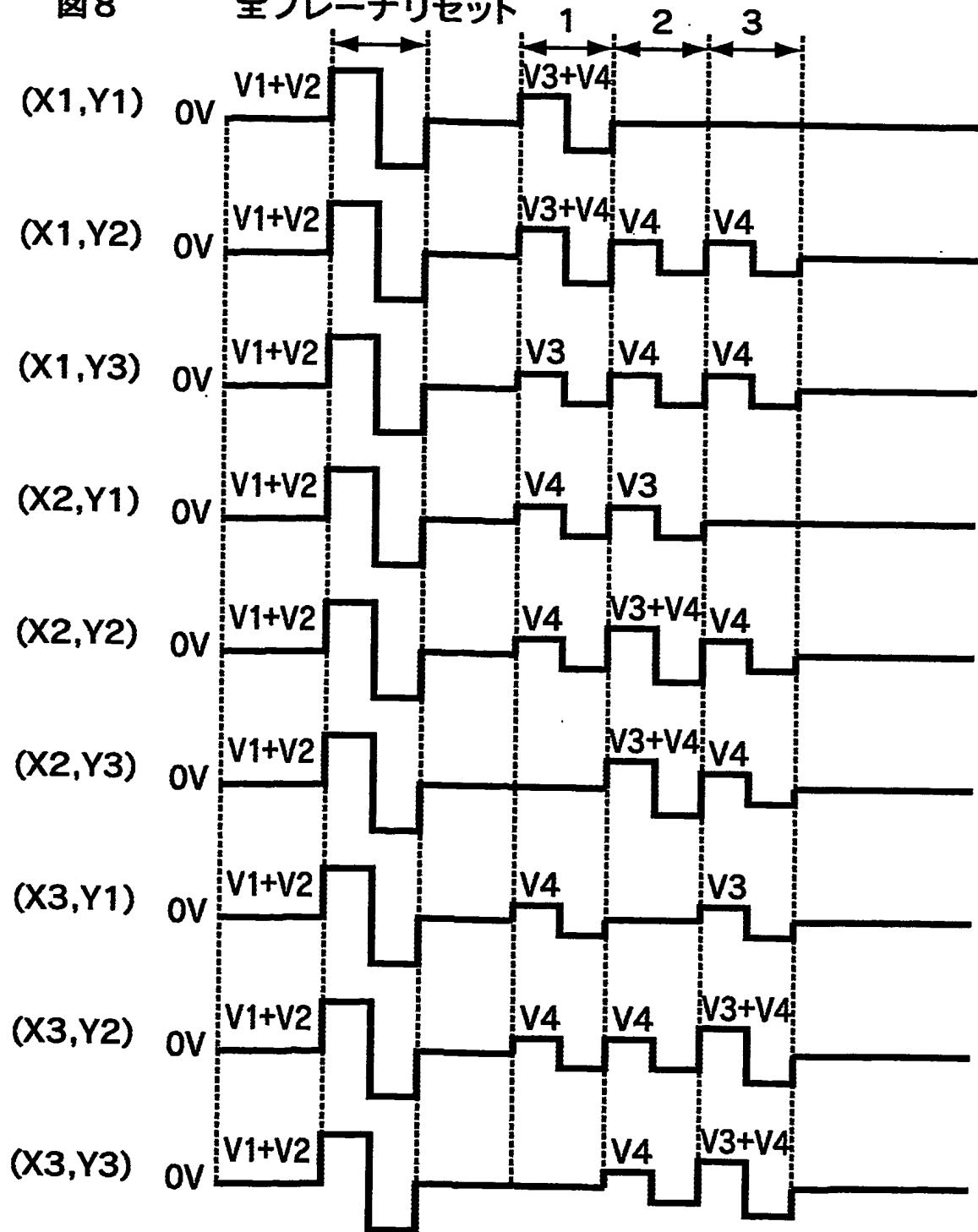
図 7



【図 8】

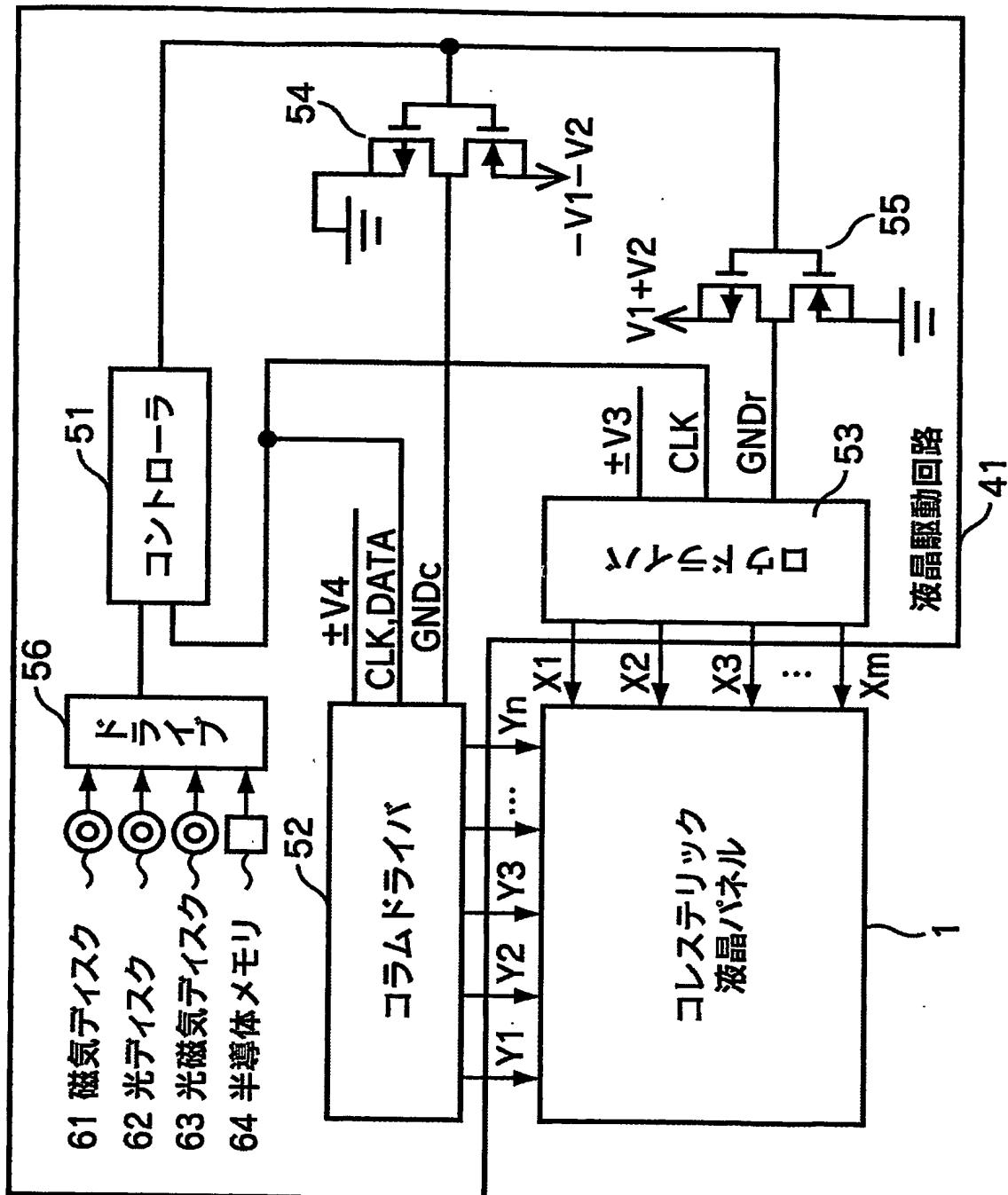
図 8

全プレーナリセット



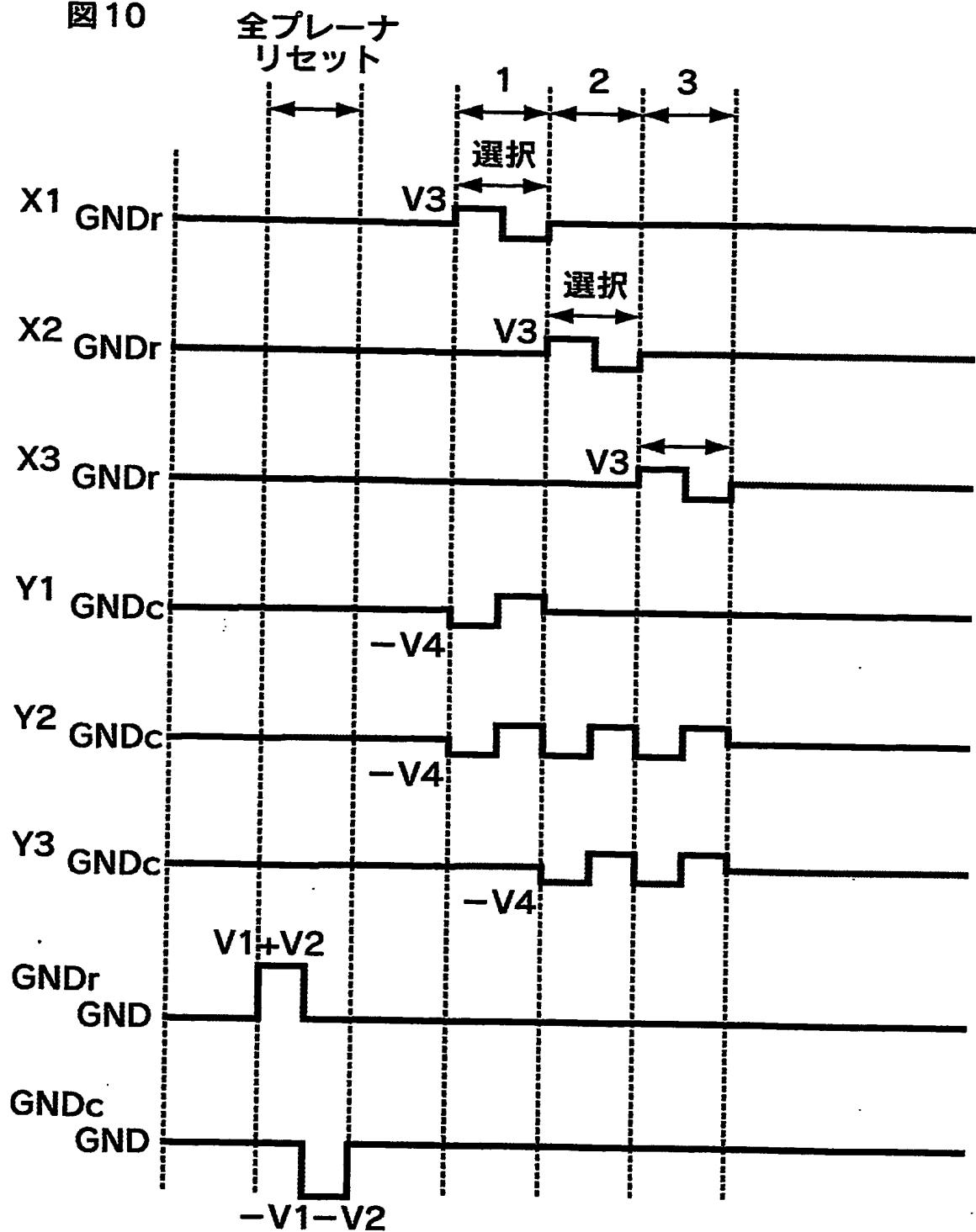
【図9】

図9

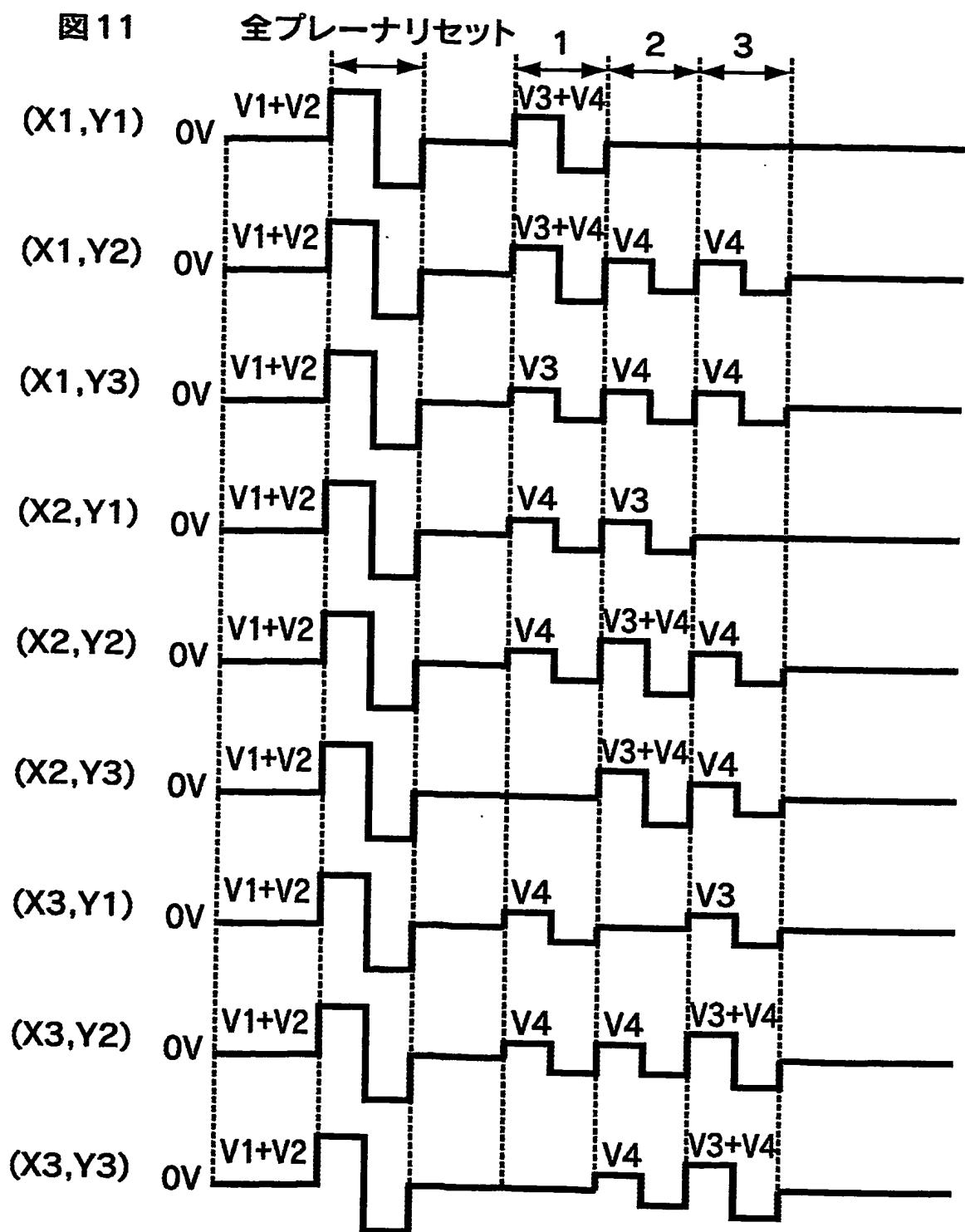


【図10】

図10

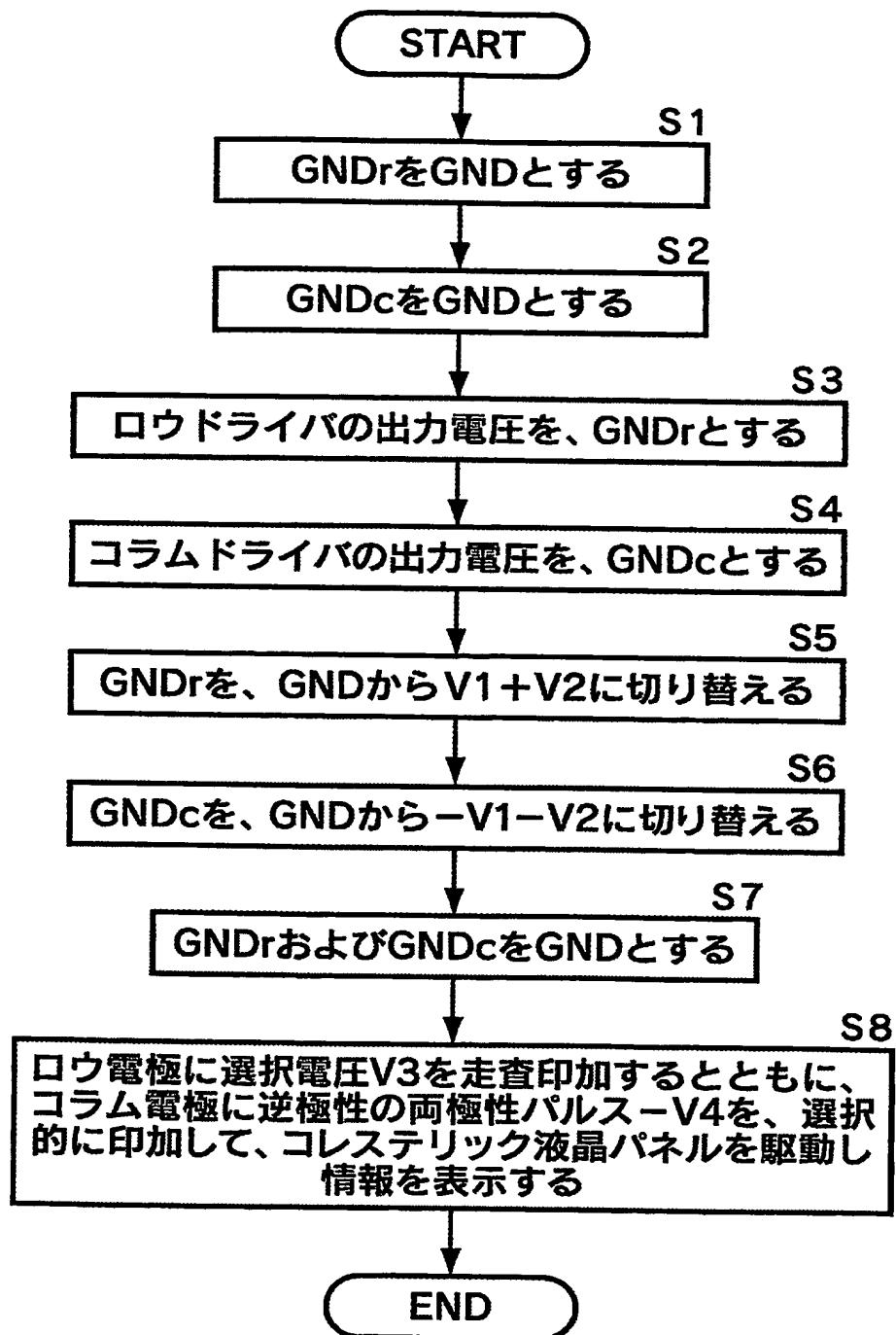


【図11】



【図12】

図12



【書類名】 要約書

【要約】

【課題】 ドライバに接続する基準電圧を切り替えて、画素電極間電圧を与える

。 【解決手段】 まず、コラムドライバに供給されている基準電圧GNDcおよびロウドライバに供給されている基準電圧GNDrの電圧値は、GND(0V)であり、ロウ電極X1乃至X3にはGNDrが接続され、コラム電極Y1乃至Y3にはGNDcが接続される。そして、スイッチが制御されて、所定の時間幅でGNDrに電圧(V1+V2)が供給され、その次のタイミングで、所定の時間幅でGNDcに電圧(-V1-V2)が供給される。これにより、画素(X1, Y1)乃至(X3, Y3)の画素電極間には、(V1+V2)の両極性パルスが印加されるので、2つの電極間のコレステリック液晶層はプレーナ状態となり、全面がプレーナ状態にリセットされる。本発明は、液晶表示装置や、液晶表示装置の駆動回路に適用できる。

【選択図】 図10

特願2003-01256

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号
氏 名 ソニー株式会社